

## 高温センシングシステムの研究 第4報 半導体集積回路の高温特性

田 村 洋 一\*

### High Temperature Sensing System

— A study on high temperature characteristics of integrated circuits —

TAMURA Yoichi

#### Synopsis

Semiconductor integrated circuits which can be operated up to 100°C are required for a high temperature sensing system in the heat resistant unit which maximum temperature is kept at 100°C by heat of water vaporization. CMOS integrated circuits are recommended for use in the high temperature sensing system because of its small power consumption.

Plastic encapsulated CMOS digital integrated circuits are tested with an acceleration test method. Characteristics of CMOS IC were measured from 100°C to 150°C. For these temperature CMOS IC worked well, so tests were continued for 1500 hours at 150°C.

Next step the fundamental characteristics of CMOS analogue IC, CMOS and TTL digital IC were measured from room temperature to 180°C for a short time in order to estimate the possibility of more high temperature operation over 100°C.

#### 1. 緒 言

水の蒸発熱を活用した断熱槽を用いた高温センシングシステムの研究・開発を現在進めている。可搬形の高温センシングシステムへの電源供給方法として、ニッケルカドミウム電池<sup>1)</sup>と低ドロップアウト3端子電圧安定化集積回路<sup>2)</sup>を用いることで可能であることを報告した。電源に電池を使用することを想定すると、センシングシステムの信号処理やデータ記憶などに使用される半導体集積回路は消費電力の少ないCMOS (Complementary Metal Oxide Semiconductor の略で一般的

にCMOSと記述される)技術を用いた集積回路を使用することが望ましい。軍用規格の集積回路を使用すれば125°Cまでの動作を保証しているので技術的問題はない。しかしセンシングシステムのコストが高価になることと、納期面等不利な条件が多くなる。軍用規格品には従来信頼性の高いセラミックパッケージが使用されていたが、最近プラスチックパッケージの集積回路が使用され始めている。本研究の主な目的は、市販のプラスチックパッケージの集積回路が100°Cで連続的に使用可能であるか判断することである。

市販のプラスチック封止の産業用CMOSディジタル集積回路を100°Cで連続的に使用可能かを

\* 工学部 機械工学科 情報制御工学コース 教授  
2002年12月2日受付

調査する目的で、温度に関する加速試験を実施した。約100°Cから約150°Cまで10°Cピッチでそれぞれ96時間ずつ試験し、集積回路の動作が異常になった時点で故障の原因と連続動作時間を推定する予定であった。しかし試験終了まで集積回路は正常に動作した。そこで150°Cでの連続動作が可能であるかを判断するために、1500時間連続試験を実施したが集積回路は正常に動作した。

以上の結果から、より高温での動作の可能性を調査する目的で室温から180°CまでCMOS アナログ IC, CMOS デジタル IC, TTL デジタル IC について基本的な静特性について調査した。

## 2. 加速試験の概要

半導体産業では、信頼性試験は重要な試験項目になっている。実用時に半導体を受ける条件を模擬した試験条件で試験を行うわけであるが、故障が発生して初めて解析可能になる。しかし故障発生までに非常に長時間を要する場合が多く、実用時に比べて厳しい条件で試験し、半導体の劣化を加速することにより、実使用での寿命予測、故障率予測を短時間で実施する目的で実施されるのが、加速試験である。

ここでは温度的に実使用より厳しい条件で動作させることで試験を行っている。温度に対する反応速度の依存性はアレニウスモデルが一般的に用いられている。アレニウスモデルは(1)式で表現される。<sup>3)</sup>

$$L = A \times \exp\left(\frac{E_a}{kT}\right) \quad (1)$$

ここで  $L$  は半導体の寿命 (Hr),  $E_a$  は温度の活性化エネルギー (eV),  $k$  はボルツマン定数 ( $=8.62 \times 10^{-5}$  eV/K),  $T$  は絶対温度 (K) であり  $A$  は定数である。試験温度が上昇すると寿命は低下する。問題は活性化エネルギーの値であるが、半導体が故障する要因は数多くあり、その要因で活性化エネルギー値が異なること、また製造方法でも異なることが予想される。公表されている活性化エネルギーの値<sup>3)</sup>としては、0.3eV から1.93eV 程度まで変化するため、特定の値を用いることは出来ない。半導体集積回路の故障モード、故障メカニズムと活性化エネルギーの関係例を表1に示す<sup>3)</sup>。そこで基準状態 (ここでは100°Cでの連続使用) での寿命を  $L_0$  とし、温度を上昇して加速試験した状態での寿命を  $L_1$  とすれば、(1)式より(2)式が得られる。

$$\frac{L_0}{L_1} = \frac{\exp(E_a/kT_0)}{\exp(E_a/kT_1)} = \exp\left[\frac{E_a}{k} \left(\frac{1}{T_0} - \frac{1}{T_1}\right)\right] \quad (2)$$

ここで  $T_0$ ,  $L_0$  は基準状態での温度、寿命であり、 $T_1$ ,  $L_1$  は加速状態での温度と寿命である。すなわち加速状態で寿命を実測し、故障原因を究明することでその要因に相当する活性化エネルギーを用いれば基準状態での寿命が推定できることになる。

表1 半導体集積回路の故障モード、故障メカニズムと活性化エネルギー<sup>3)</sup>

故障モード	故障メカニズム	活性化エネルギー [eV]
開放 (オープン)	Au-Al の金属間化合物生成	1.0~1.05
	Al のエレクトロマイグレーション	0.55~1.0
	Al の腐食	0.8~1.2
短絡 (ショート)	絶縁膜破壊	0.3~1.2
外部リード破断	KOVAR の応力腐食割れ (塩気環境)	0.65
電流増幅率の低下	水分によるイオン移動の加速	0.8
漏れ電流の増加	反転層の生成 (MOS)	0.8~1.0
記憶特性変化	SiO <sub>2</sub> 膜のリーク	0.8~1.15
スレッショルド電圧変化	SiO <sub>2</sub> 膜中への Na イオンドリフト	0.68~1.93

### 3. CMOS デジタル回路の加速試験 方法と実験結果

#### 3.1 試験対象集積回路

試験に使用した集積回路は一般に市販されている74HCシリーズのCMOS論理回路である。ICパッケージはプラスチック封止のDIP (Dual In-line Package) 型を使用した。現在一般に使用されるICパッケージは表面実装用の小型パッケージであるが、実装の容易さからDIP型プラスチックパッケージを採用している。

この論理ICに関して、メーカーが提示している絶対最大定格を表2に、推奨動作条件を表3に示す。表3の推奨動作条件に示した動作温度は最大85°Cである。表2の絶対最大定格に示してある許容損失に関する定格と注釈から外挿すると、許容損失がゼロになる周囲温度は115°Cになる。CMOS論理回路をそれほど早い周波数で駆動しない限り、IC内での電力損失は小さいので、推奨動作温度である85°Cより高温で動作可能と推測される。しかし「メーカーとしては保証しない」とい

表2 CMOS論理ICの絶対最大定格

項目	記号	定格	単位
電源電圧	V <sub>cc</sub>	-0.5~7.0	V
入力電圧	V <sub>in</sub>	-0.5~V <sub>cc</sub> +0.5	V
出力電圧	V <sub>out</sub>	-0.5~V <sub>cc</sub> +0.5	V
出力電流	I <sub>out</sub>	±25	mA
許容損失	P <sub>d</sub>	500*	mW
保存温度	T <sub>stg</sub>	-65~150	°C

\* 周囲温度が65°C~85°Cの範囲では-10mW/°Cで300mWまで許容損失を減少する。

表3 CMOS論理ICの推奨動作条件

項目	記号	定格	単位
電源電圧	V <sub>cc</sub>	2~6	V
入力電圧	V <sub>in</sub>	0~V <sub>cc</sub>	V
出力電圧	V <sub>out</sub>	0~V <sub>cc</sub>	V
動作温度	T <sub>opr</sub>	-40~85	°C

うことであると解釈している。

#### 3.2 試験回路と実装方法

試験項目として静特性と動特性があるが、今回は静特性に注目して試験した。その理由は以下のとおりである。センシングシステムでは一般にそれほど高速処理は要求されないため、静特性で評価できる項目が多いためである。

図1に高温動作部分の回路図を示す。試験対象ICとして、7段のBinary Counter (TC74HC4024 AP) を選択した。その前にDriverとして2入力のNAND回路 (TC74HC00AP) を直列に接続し、カウンタの負荷としてシュミット型のインバータ (TC74HC14AP) を並列に6個接続している。

図1の回路はパソコンによって制御されるDIOインターフェイスと接続されており、次のような動作を行う。常時は入力端子に10kHzの矩形波を接続し、モニター信号の周波数と平均電圧を監視している。一定時間ごとに7段2進カウンタの静特性を測定する。その手順は以下の通りである。パソコンのD/O信号により、10kHzの矩形波信号をオフにする。またカウンタのクリア端子をオンにしカウンタの出力をクリアし、カウンタの論理“0”電圧をパソコンのAIインターフェイスで測定する。次にカウンタのクリア端子をオフにしたのち、パソコンから64パルス送信しカウンタの出力を論理“1”に設定し、その電圧をパソコン

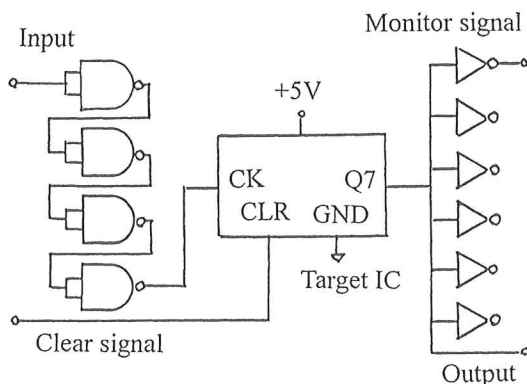


図1 加速試験を実施したCMOSデジタル回路構成



ン AI インターフェイスで測定する。

150°Cまでの動作を保証するコンデンサ(ここでは電源のパソコン用)は容易に入手できないので、使用していない。パソコンを使用しないと発振等のおそれがあるので、電源供給線は単芯のシールド線を使用した。信号用にもシールド線を用いている。すべてテフロン被覆のシールド線を使用している。実装用の基板は市販のガラスコンポジットのユニバーサルプリント基板に、高温用ハンダ(千住金属工業製の#295)で直接 IC をハンダ付けしている。プリント基板は高温用を使用していないので、熱サイクルがかからないような試験を実施している。

### 3.3 実験結果

#### 3.3.1 加速試験結果

図 1 に示した回路を恒温槽内に入れて実験を行った。回路の 5 V 電源は外部から供給している。恒温槽の設定温度を 100°C から 150°C まで 10°C ピッチで設定して実験を行った。恒温槽温度の設定はマニュアルで実施する必要があるので、実験しやすいように各温度 96 時間ずつテストを行った。試験時間と集積回路の周囲温度の関係を図 2 に示す。集積回路の周囲温度は、IC を実装したプリント基板に白金測温抵抗体(外径 3 mm  $\phi$  のシース形)を取り付けて測定した値である。この温度は設定温

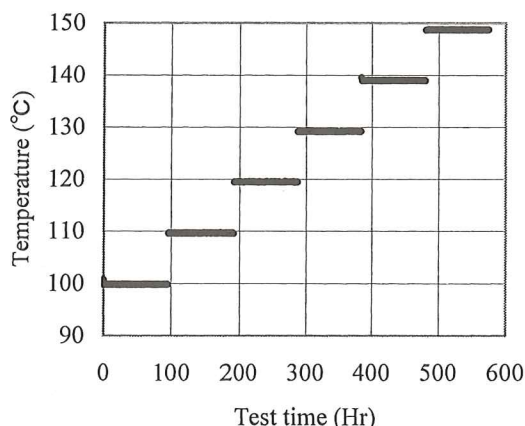


図 2 加速試験時間と集積回路温度の関係

度より少し低い値を示している。

この実験条件の意味合いは以下の通りである。150°Cでの加速試験が終了した段階で故障が発生したとして、仮定した活性化エネルギーに対して基準状態での寿命を計算すると下記ようになる。表 1 に示した活性化エネルギーの最小値から最大値に対して、約 1100 時間から 158000 時間になる。高温での半導体の故障要因として代表的な集積回路のアルミニウムパッドと金線との接合部で生じる金/アルミニウムの金属間化合物生成による脆化の活性化エネルギーは約 1eV であるから、この場合は 100°C で約 7500 時間の寿命に相当する。

活性化エネルギー	100°Cでの寿命
0.3eV	1091時間
1.0eV	7484時間
1.93eV	158000時間

図 3 に 7 段 2 進カウンタの論理ゼロの電圧測定結果を示している。温度が上昇するにしたがい論理 "0" の電圧は上昇しているが、全温度に対して 10  $\mu$ V 以下である。この値は CMOS 論理回路の論理 "0" の最大電圧 1.5 V に対して十分小さな値である。また Low Power TTL 論理回路(例えば 74LS シリーズの TTL)の論理 "0" の最大電圧 0.8 V に対しても十分小さな値である。図 4 に論理 "1" の電圧測定結果を示している。温度が上昇するにしたがい減少する傾向にあるが、全温度範囲

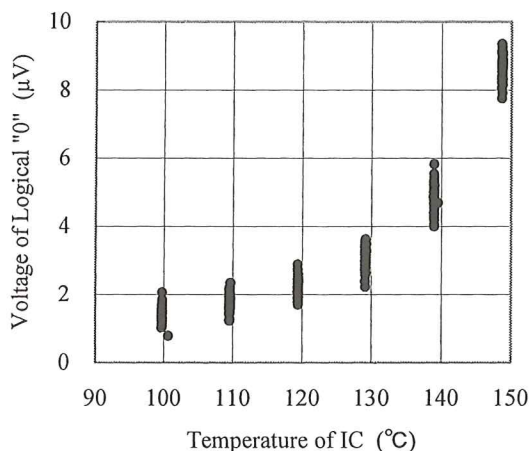


図 3 CMOS 論理回路の論理 "0" 電圧の温度依存性

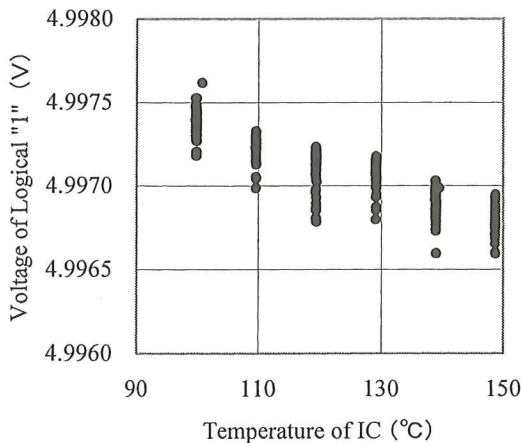


図4 CMOS論理回路の論理「1」電圧の温度依存性

で4.996V以上である。この値はCMOS論理回路の論理「1」の最少電圧3.5Vに対して十分大きな値である。またLow Power TTL論理回路の論理「1」の最少電圧2.0Vに対しても十分大きな値である。

定量的なデータは取っていないが、試験中のモニタ信号は回路が正常に動作していることを示していた。

### 3.3.2 150°Cでの連続耐久試験結果

150°Cで96時間の試験を終了した段階で回路は正常に動作していたので、その後150°Cでの連続テストを継続することとした。試験内容は上記と同じであり、静特性としての7段2進カウンタの論理「0」と論理「1」の出力電圧を連続測定するとともに、実験中モニタ信号を適宜チェックした。

図5に論理「0」の出力電圧の経時変化を示す。約10 $\mu$ V程度ではほぼ一定値で推移している。図3の150°Cでの値とも矛盾しない。経過300時間のところで実験条件に関して何か物理的な変化があったものと推測できるが、同定するにいたっていない。図6に論理「1」の出力電圧の経時変化を示す。常時4.997V程度を示している。時間的にゆるやかな小さい変化が見られるが、これは電源電圧の変動であると推測している。対アースで論理

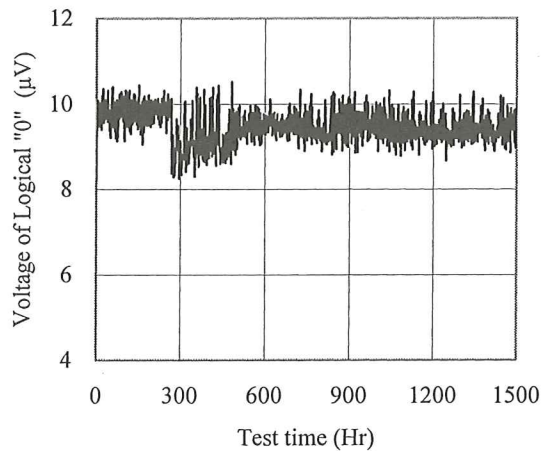


図5 CMOS論理回路の150°Cでの長期試験結果 (1) 論理「0」電圧

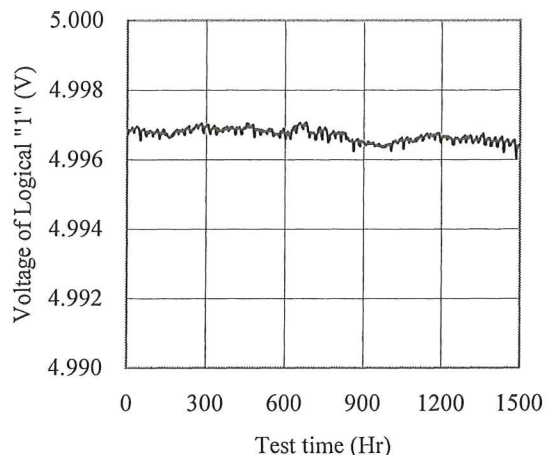


図6 CMOS論理回路の150°Cでの長期試験結果 (2) 論理「1」電圧

「1」の電圧を測定しているが、対+5Vで論理「1」の電圧を測定すれば、図5程度の変動であろうと推測している。

## 4. 150°C以上の高温動作の可能性を探る実験結果

CMOSデジタル回路が150°C1500時間の連続動作においても正常に動作したので、より高温で動作させる可能性をみるために、短期の実験を行った。実験機材の関係で目標温度を180°Cに設定

した。ここでの対象はCMOSのアナログ演算増幅器とCMOSディジタル論理回路であるが、参考にTTL論理回路も実験した。

#### 4.1 180°Cまで動作させるための予備実験

180°Cまでの動作実験を行うにあたり、材料の選定と予備実験を実施した。まずプリント基板であるが、一般に市販されている基板を使用するとすれば、ガラスエポキシ系のユニバーサルプリント基板になる。ガラス布基材エポキシ樹脂FR-4(ANSI規格, JIS規格ではGE4F)のガラス転移温度は145°C~160°C程度である。したがって180°Cまでの使用は当然短時間になるが、使用して集積回路の性能評価が可能であるかを調査した。また同時に演算増幅器に使用する抵抗体の高温特性も調査した。

SOI技術を用いた高温用演算増幅器の高温特性を調査するときに、参照用としてバイポーラ演算増幅器の高温特性を調査し、その結果はすでに報告している<sup>4)</sup>。その結果が再現できれば、市販のガラスエポキシ系のユニバーサルプリント基板が使用できるものと考えた。同一機種である民生用の演算増幅器OPA27GPを用い、10倍の反転増幅器を構成し入力端子を短絡して、出力のオフセット電圧の温度特性を測定した。この結果を図7に示す。このときの温度パターンは室温から180°Cま

で1時間で昇温し、180°Cで10分間保持したのち、1時間で室温まで降下させる。この温度パターンを5回繰返した。実験結果はポリイミド基板を用いた結果とほぼ同一であるので、短時間の試験であればガラスエポキシ系樹脂のプリント基板を使用しても差し支えないと判断した。

高温で回路を動作させるときのもう一つの問題点は受動部品(抵抗とコンデンサ)の動作温度の上限である。今回の目的は受動部品の性能調査ではないので、180°Cまで使用しても問題ない部品を採用したい。しかしこれらの部品の入手はなかなか大変である。まずコンデンサであるが、日本での入手は不可能であるので、使用しなくてすむ回路構成を検討した。また抵抗については、通信販売で容易に入手できる精密級(0.1%)の金属皮膜抵抗が比較的高温まで使用できるので採用した。温度に関する仕様としては、70°Cで0.25Wの電力を扱うことができる。動作温度は-55°C~+155°Cとされているが、155°Cで扱える電力量はゼロと規定されている。仕様上実験条件を完全に満たしていないので、温度サイクルをかけて抵抗値の変化を測定した。試験サンプル数はそれぞれ2本ずつである。上記の温度パターンを10回繰返し測定した全データを図8と図9に示す。図8は10kΩの抵抗について測定した結果であり、図9は100kΩの抵抗について測定した結果である。演算増幅器の試験は10倍の反転増幅器を10kΩと100kΩ

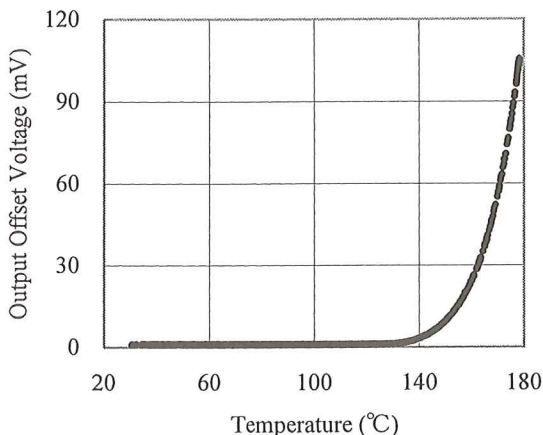


図7 高温特性(バイポーラ演算増幅器)の再現性

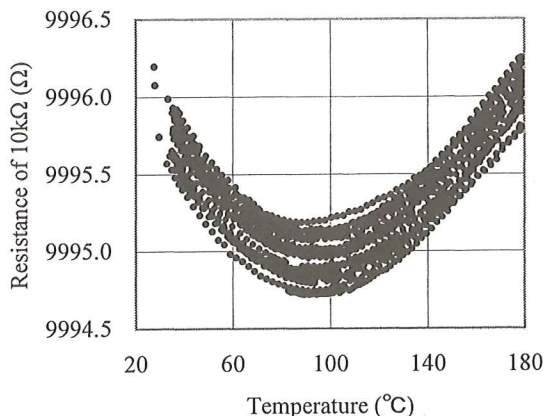


図8 抵抗器の高温特性 (1) 10kΩ



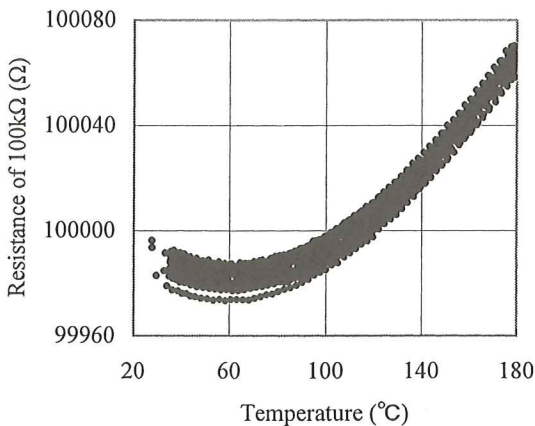


図9 抵抗器の高温特性 (2) 100kΩ

で構成する予定であるので、この実験を実施した。図8の結果は、10回の温度サイクルの全データを対象にした場合の(最大値-最小値)/最小値は0.015%であり、再現性も良好である。図9に示した全データの(最大値-最小値)/最小値は0.057%であり、10kΩより大きな値を示している。これは10kΩの抵抗値が100°C近辺で最小値になりU字型の特性を示すのに対して、100kΩは抵抗変化は単調増加に近い形をしているためと考えられる。しかし0.057%と小さな変化であるので、試験した精密級の金属薄膜抵抗は短時間の試験での使用であれば問題ないと判断した。

#### 4.2 アナログ演算増幅器の高温特性

動作温度最大125°Cまで保証する規格として、アメリカ軍のMIL規格が有名である。これらの半導体は基本的には従来の製造方法で製作された半導体からばらつきの少ない製品を選択し、セラミックパッケージに封入したものである。しかし最近の半導体製造技術の向上と半導体を周囲環境から保護するPassivation膜の技術向上でプラスチックパッケージの半導体を高温で使用する試みがなされている。最近市販された半導体にはメーカーが125°Cでの動作を保証するプラスチックパッケージの半導体がある。

表4に実験に使用した演算増幅器の絶対最大定

表4 高温試験に使用した演算増幅器 (CMOS回路) の絶対最大定格

	OP 1	OP 2	OP 3
	OP191GP	ICL7611DCPA	TL271CP
接合温度 [°C]	-40~+150	Max150	
動作温度 [°C]	-40~+125	0~+70	0~+70
保存温度 [°C]	-65~+150	-65~+150	-65~+150
供給電圧 [V]	+16	+18	+8

パッケージはいずれも8 Pin Plastic Dual Inline Packageである。

OP 3に関しては、動作温度-55~+125°Cまでメーカー保証した8 Pin Plastic Dual Inline Packageの品種がある。

格の一部を示す。演算増幅器はいずれもCMOS技術を採用したものである。OP 1は125°Cでの動作を保証する集積回路であるが、価格は従来のものより少し高価という程度である。OP 3は動作温度0~70°Cの民生用集積回路を使用しているが、-40~85°Cの産業用、-55~125°Cの軍用で利用できるものが選択できるようになっており、また各種のパッケージが用意されている。

試験は図10に示す温度パターンで実施した。高温恒温槽の設定温度を、室温から180°Cまで1時間で上昇させ180°Cで10分間保持したのち、1時間かけて室温まで降下させる。この温度パターンを5回繰返した。昇温速度および降温速度は、プリント基板に取り付けた白金測温抵抗体(外径3mmφのシース形)の示す温度が集積回路の周囲温度に

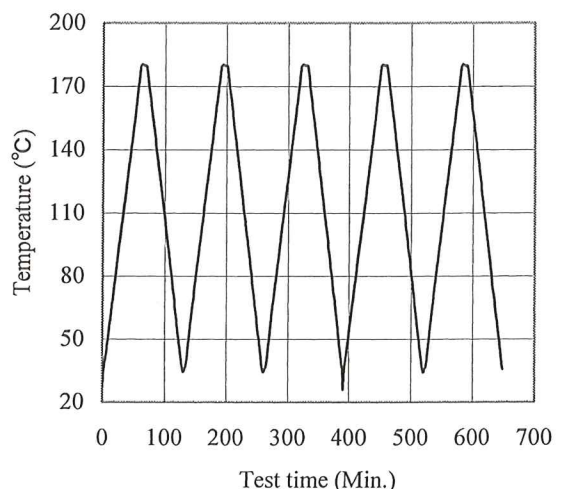


図10 短時間高温特性測定用炉温パターン

確実になるように考慮した。したがって熱サイクルテストを兼ねることは全く考慮にいていない。実験手順は以下のとおりである。

- (1) 図11に示す電圧増幅度10の反転増幅器を構成する。実装した基板は市販のガラスコンポジットのユニバーサルプリント基板である。高温用ハンダ(千住金属工業製の#295)で直接ICをハンダ付けしている。電源のパソコンの使用を避けているので、テフロン被覆の2芯シールド線で電源を外部から供給している。試験温度がプリント基板材のガラス転移温度を超える恐れがあるので、基板に力がかからないように配慮した。なお3種類の演算増幅器は各1個ずつ同一のプリント基板に実装した。
- (2) 増幅器を恒温槽内に設置する。ただし恒温槽温度は室温の状態にしておく。最初に交流信号を入力に印加し動作確認するとともに発振していないことを確認する。次に増幅器の入力に直流信号を印加し、回路の入出力特性を直流信号にて測定する。
- (3) 増幅器の入力を短絡し、電源を印加したのち発振していないかをオシロスコープで確認する。上述の温度パターンにしたがい5サイクル分、演算増幅器の出力オフセット電圧を測定する。
- (4) 室温にて増幅回路の入出力特性を測定し、(2)の状態から変化がないかを確認する。

OP1の実験結果を図12に示す。昇温時および降温時のデータを5サイクル分すべてをプロット

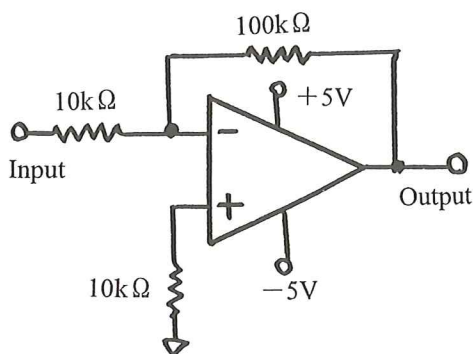


図11 高温特性測定時(CMOS演算増幅器)の回路構成

している。2つの群に分かれる傾向があるが、出力オフセット電圧全体の変動幅は約1mVであるので、入力に換算すると、20°Cから180°Cの温度範囲で $100\mu\text{V}$ とかなり小さな値になっている。

OP2の実験結果を図13に示す。室温から150°C程度までは大きな変化はないが、160°Cを越すと急激に変化が大きくなる。20°Cから180°C間での出力オフセット電圧の変化幅は約17mVであり、OP1に比べて大きな値となっている。しかし再現性はかなりよい結果を示している。

OP3の実験結果を図14に示す。室温から140°C程度までは出力オフセット電圧の変化は小さいが、150°Cを超えると急激に増加する。20°Cから180°C

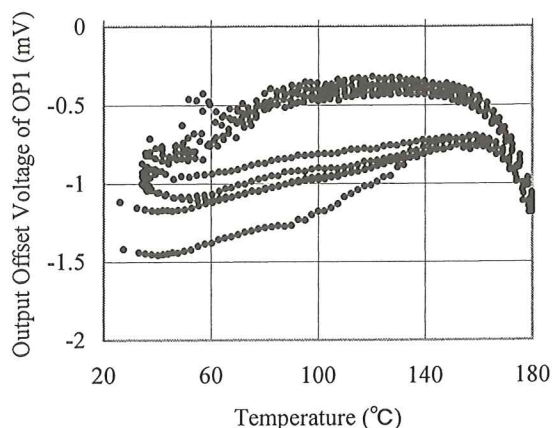


図12 演算増幅器の高温特性 (1) OP1

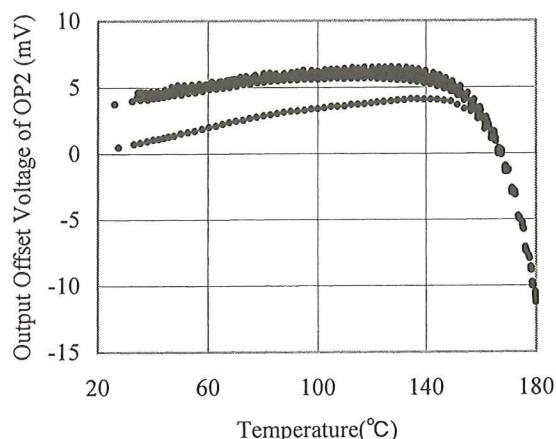


図13 演算増幅器の高温特性 (2) OP2



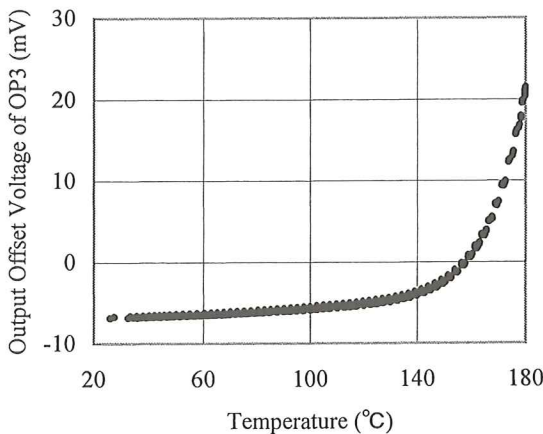


図14 演算増幅器の高温特性 (3) OP3

表5 高温テストによる増幅度と出力オフセット電圧の変化

	増 幅 度		出力オフセット電圧 (mV)	
	高温テスト前	高温テスト後	高温テスト前	高温テスト後
OP1	-10.0008	-10.0016	-1.416	-1.088
OP2	-10.0003	-10.0009	1.214	3.497
OP3	-10.0001	-9.9999	-6.723	-6.916

間での出力オフセット電圧の変化幅は約30mVであり、3種類の中で一番大きな値となっているが、再現性は一番よい結果を示している。

OP2とOP3は150°Cから160°Cを越すと急激に出力オフセット電圧が指数関数的に増加する。この傾向はすでに報告<sup>4)</sup>したパイポラの演算増幅器の傾向と一致するので、集積回路内で素子分離に使用しているpn接合部での漏れ電流が増加するためと考えられる。OP1がOP2、OP3と異なる挙動をしていることに興味を感じずるが、その理由については不明である。

高温テスト前後室温にて反転増幅器の入出力特性を測定しているが、60点の測定データから最少自乗法により求めた増幅度と出力オフセット電圧を表5に示す。増幅度は主に2本の抵抗値によって決定されるが、高温テスト前後でほとんど変化はなく、上述した予備実験結果を立証している。出力オフセット電圧の変化はOP2が2mV程度ありこの値は入力換算で200 $\mu$ Vであり、仕様値内

であると判断できるが少し大きな値である。全体としては、高温テスト前後での特性変化は少なく、高温での特性測定の結果は有意な結果であると考えられる。

#### 4.3 デジタル論理回路の高温特性

デジタル論理回路が180°Cまで動作するか短期間のテストを実施した。試験対象は基本論理回路である2入力NAND回路を選択した。CMOS論理回路を主対象にしているが、参考に従来から良く利用されたTTL論理回路もテストした。もちろん両者ともプラスチックパッケージ入りである。CMOS論理回路についてはTC74HC00APをTTL論理回路はSN74LS00NPを試験対象とした。

実験是集積回路1個を対象とし恒温槽内に収納した。ICのドライバは同じ型番のICを用いている。またICの負荷としては同系列のインバータを各々のNAND回路出力に6個ずつ接続して、論理回路の出力電圧を測定した。出力電圧を測定するタイミング以外は、10kHzの矩形波を入力に接続するとともにインバータ出力にLEDを接続し、動作していることを目視で確認している。

恒温槽の温度パターンは図11に示したものと同一である。

図15にCMOS論理回路である2入力NAND回路の論理“0”の出力電圧と温度の関係を示す。1個の集積回路には4個のNAND回路が入っているが、その4個分のデータについて5回の熱サイクルに対応するすべてのデータをプロットしている。150°Cまでは図3に示したデータをほぼ同じ結果になっている。150°C以上では、論理“0”の出力電圧が急激に増加しているが、その絶対値は50 $\mu$ V以下であり、この値はCMOS論理回路の論理“0”の最大電圧1.5Vに対して十分小さな値であるし、TTL論理回路の論理“0”の最大電圧0.8Vに対しても十分小さな値である。

図16にCMOS論理回路の論理“1”の出力電圧と温度の関係を示す。論理“0”の出力電圧の場合のような明確な傾向はでていない。この値は論

理回路の出力電圧を+5V電源のアースを基準に測定しているので、電源電圧の変動の受けているものと考えている。しかし論理“1”の出力電圧の変動幅は1mVと小さな値であり、しかも論理“1”の電圧はCMOS論理回路の論理“1”の最少電圧3.5Vに対して十分大きな値であり、TTL論理回路の論理“1”の最少電圧2.0Vに対しても十分大きな値である。

図17にLow Power TTLの2入力NAND回路の論理“0”の出力電圧と温度の関係を示す。

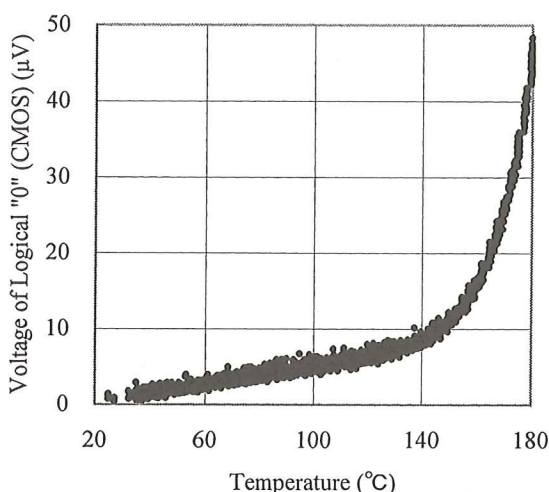


図15 CMOS 論理回路の論理“0”電圧の温度依存性

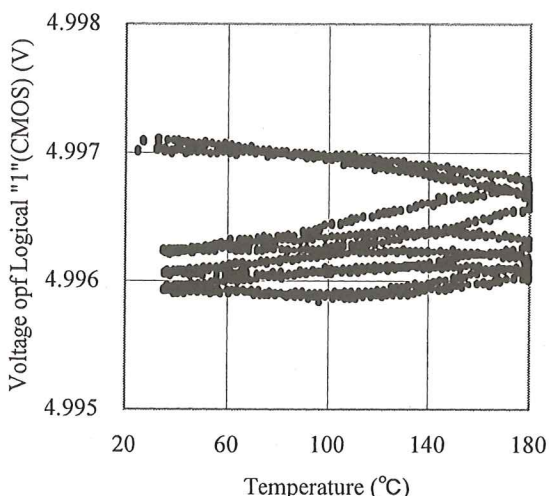


図16 CMOS 論理回路の論理“1”電圧の温度依存性

温度が上昇するにしたがい出力電圧は減少する。しかし4個の論理回路の値は良く一致しており、5回の熱サイクルに対しても良く再現している。論理“0”の出力電圧は最大値が規定されている。室温では当然規格を満足しているので、温度が上昇するにしたがい出力電圧が低下する方向であるので問題ないと判断できる。

図18にLow Power TTLの2入力NAND回路の論理“1”の出力電圧と温度の関係を示す。温度が上昇するにしたがい出力電圧は上昇する。論理“0”と同様4個の論理回路の値は良く一致

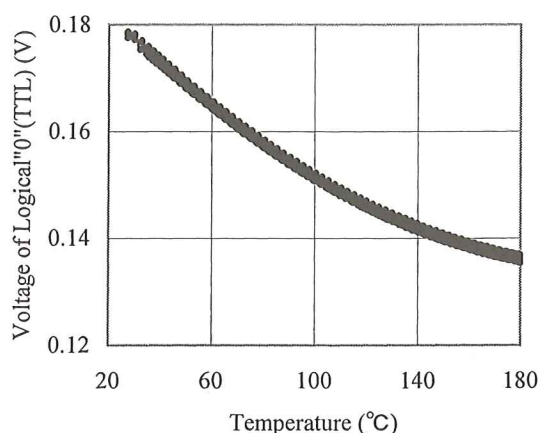


図17 TTL 論理回路の論理“0”電圧の温度依存性

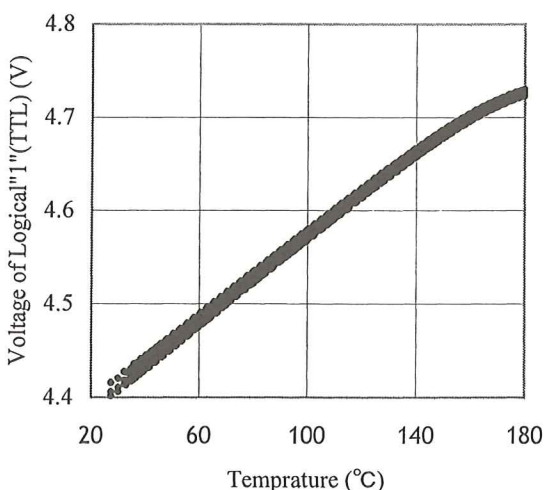


図18 TTL 論理回路の論理“1”電圧の温度依存性

しており、5回の熱サイクルに対しても良く再現している。論理“1”の出力電圧は最少値が規定されている。室温では当然規格を満足しているので、温度が上昇するにしたがい出力電圧が増加する方向であるので問題ないと判断できる。

## 5. 考 察

従来の高温動作の集積回路は、①特性がそろったものを選択し ②セラミックパッケージに封入し外部環境から集積回路を保護するという考え方であった。しかし近年集積回路の保護技術が進歩し、セラミックパッケージの需要が減少している。一例としてパソコン用の高性能マイクロプロセッサのパッケージがセラミックパッケージからプラスチックパッケージに代わっている。また軍用規格の集積回路にプラスチックパッケージを使用する動きがアメリカであり、プラスチックパッケージに封入された集積回路で125°Cまでの動作を保証するものが市販されだしている。

また高温エレクトロニクスの分野では、新しい高温用素子の研究が盛んであるが、プラスチックパッケージに封入した従来技術を使用した集積回路を180°Cまでの特性を評価し、故障を起こした原因究明を行い、従来技術を使用した集積回路の高温使用の可能性を示唆した報告もある<sup>5)</sup>。

従来動作温度に関して85°C以上は保証されていないが、集積回路の保護技術の進歩でより高温での動作が可能であると判断できる。今回測定した高温特性は静特性のみでしかも短時間特性であるので、上限温度を数値的に結論づけるまでに至っていないが、プラスチックパッケージに封止された従来技術を用いた集積回路は、素子分離に使用されるpn接合逆バイアスの漏れ電流が特性に影響を与えない温度範囲であれば、使用可能であると考えられる。

## 結論

プラスチック封止の集積回路の高温動作を測定することで以下の結論を導き出せるとともに今後の課

題をまとめた。

1. プラスチック封止の産業用CMOS論理回路は100°Cでの連続使用は十分可能である。
2. 180°Cまでの短時間の静特測定結果は、再現性があり、特性そのものも仕様範囲内でもあり問題なかった。したがって100°Cより高い温度で動作可能であると考えられる。
3. 今後の課題としては、100°C以上の温度に関して、何°Cまでプラスチックパッケージの半導体集積回路が使用できるか判断するためには、高温での動特性の評価と耐久性の評価が必要である。

## 参考文献

- 1) 田村洋一：高温センシングシステムの研究—第2報 二次電池の高温特性—，長崎総合科学大学紀要，Vol.42 (2001)，Nos.1・2，PP.95～108
- 2) 田村洋一：高温センシングシステムの研究—第3報 システム用安定化直流電源—，長崎総合科学大学紀要，Vol.43 (2002)，No.1 PP.1～8
- 3) 三菱電機株式会社技術研修所編：わかりやすい半導体デバイス（改訂2版），オーム社 2001，3
- 4) 田村洋一，橋口慶，中井淳哉：高温センシングシステムの研究—第1報 演算増幅器の高温特性—，長崎総合科学大学紀要，Vol.40 (2000)，No.2，PP.215～224
- 5) Patric McCluskey et al: Reliability of Commercial Plastic Encapsulated Microelectronics at Temperature from 125°C to 300°C., Proceedings of the European High Temperature Electronics Conference (HITEN'99), 1999 P17/24